

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **01081336 A**

(43) Date of publication of application: 27 . 03 . 89

(51) Int. Cl  
**H01L 21/78**  
**H01L 21/02**  
**H01L 21/52**

(21) Application number: 62240012

(22) Date of filing: 24 . 09 . 87

(71) Applicant: **NEC CORP**

(72) Inventor: **TAKAHASHI SATOSHI**  
**MATSUKURA TAKUMI**

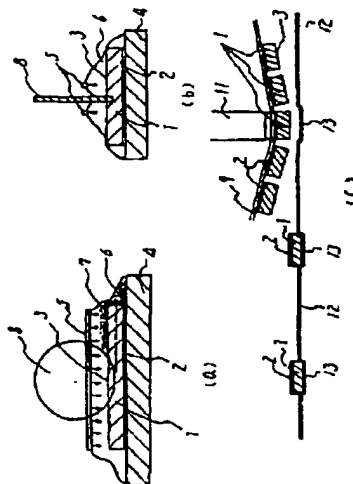
(54) **MANUFACTURE OF SEMICONDUCTOR DEVICE** rapidly.

(57) Abstract:

COPYRIGHT: (C)1989,JPO&Japio

**PURPOSE:** To eliminate the contaminant on the face of a pattern at the stage of dicing and to complete mounting on an island in a short time by including a step of cutting a semiconductor wafer from its rear side with a pattern forming face disposed at its lower side and a pellet dividing step of adhering the pattern forming face on a sheet to elongate it.

**CONSTITUTION:** A semiconductor wafer 1 is attracted and fixed at its pattern face 2 to an attracting table 4, and diced by a cutting grindstone 8 rotating at a high speed from its rear face 3. In this case, cooling water 6 is injected from an injection nozzle 5 to wash cutting chips 7 generated at the time of cutting. Then, the diced wafer 1 is processed through various steps of adhering it with a sheet, enlarging the sheet by braking, and pellets 10 are adhered and arrayed at an equal interval on the sheet 9 with their rear faces 3 directed upward and with their pattern faces 2 directed downward. The pellets 10 are pressed on the islands 13 of a lead frame 12 disposed directly under a mounting arm 11 from above the sheet 9, and sequentially mounted



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭64-81336

⑪ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和64年(1989)3月27日

H 01 L 21/78  
21/02  
21/52  
21/78

Q-8831-5F  
Z-7454-5F  
F-8728-5F  
X-8831-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭62-240012

⑯ 出 願 昭62(1987)9月24日

⑰ 発 明 者 高 橋 聡 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑱ 発 明 者 松 倉 巧 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体装置の製造方法。

特許請求の範囲

半導体ウェハーをパターン形成面を下側にして裏面側から切削する半導体ウェハーのダイシング工程と、前記ダイシング工程終了後の半導体ウェハーをパターン形成面をシート上に貼付して引伸ばす半導体ウェハーのベレット分割工程と、前記シート上にパターン形成面をそれぞれ貼付して配列されるベレットをシート裏面上から押圧してリード・フレームのアイランド上に順次載置するベレットのマウント工程とを含むことを特徴とする半導体装置の製造方法。

発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置の製造方法に関し、特に半

導体ベレットの切出しからリードフレーム上にマウントするまでの一連工程の改良に関する。

(従来の技術)

第2図(a)～(c)は従来の半導体ウェハーをダイシングしリード・フレーム上にベレット・マウントするまでの工程順序図を示すものである。すなわち半導体ウェハー1はパターン面2を上側にして裏面3を吸着テーブル4上にまず吸固定され、ついで、噴射ノズル5から噴射される冷却水6で切削粉7を洗い流しながら高速回転の切削用5トイシ8によってパターン面2側から切込まれ(第2図(a)参照)、つぎに吸着テーブル4上から移されシート上に裏面3を下側にして貼付される。ここで、シート上からローラーでブレイキングが施されシート拡大が行われることによって個々のベレット10に分割される(第2図(b)参照)。その後、シート9上にパターン面2を上側に向け等間隔に貼付られたベレット10は一つ一つマウントアーム11によって吸い取られ運ばれてリード・フレーム12のアイランド

13上にマウントされる〔第2図(c)参照〕。  
〔発明が解決しようとする問題点〕

しかしながら、上述した従来の製造方法は、ダイシングに関する段階で切削時の冷却水6の流速や、表面張力の関係で切削粉7がウェハ1のパターン面2に沈澱し付着する等の不都合を生じる。この沈澱物はその後の洗浄工程でも完全には除却することが難しく残滓として残るので、ボンディング工程においてパッド電極と金線との間が完全に接合されない等の好ましくない問題が生じている。また、マウントに関する段階では、シート上に等間隔に張り付けられたベレットをマウントアームで一つ一つ吸い上げてリード・フレーム上に運び再び一つ一つ機械的にマウントしているので、手間がかかり作業時間が長すぎる等の問題も生じている。

本発明の目的は、上記の状況に鑑み、ダイシング段階においてパターン面を汚染することなく且つ短時間でアイランド上にマウントを完了し得る半導体ベレットの切出しおよびマウント工程を備

えた半導体装置の製造方法を提供することである。

〔問題点を解決するための手段〕

本発明によれば、半導体装置の製造方法は、半導体ウェハをパターン形成面を下側にして裏面側から切削する半導体ウェハのダイシング工程と、前記ダイシング工程終了後の半導体ウェハをパターン形成面をシート上に貼付して引伸ばす半導体ウェハのベレット分割工程と、前記シート上にパターン形成面をそれぞれ貼付して配列されるベレットをシート裏面上から押圧してリード・フレームのアイランド上に順次載置するベレットのマウント工程とを含む。

〔実施例〕

以下図面を参照して本発明を詳細に説明する。

第1図(a)～(c)は、本発明の一実施例を示す半導体ベレットの切出しからマウントまでの工程順序図である。本実施例によれば、半導体ウェハ1はパターン面2を吸着テーブル4上に吸着固定させ、裏面3側から高速回転する切削用ト

イシ8でダイシングされる。この際従来法と同じく噴射ノズル5から冷却水6が噴射され切削時に生ずる切削粉7は洗い流される。〔第1図(a)および(b)参照〕。ついで裏面3側からダイシングされた半導体ウェハ1はシート貼付、ブレイキングによるシート拡大の諸段階を経てベレット10が裏面3を上方に向けパターン面2を下側にしてシート9上に等間隔に貼付配列される。このシート9上に等間隔に貼付されたベレット10はシート9の上方からマウントアーム11でその真下に位置するリードフレーム12のアイランド13上に押圧されつぎつぎと迅速にマウントされる。〔第1図(c)参照〕。

〔発明の効果〕

以上詳細に説明したように、本発明によれば半導体ウェハはパターン面が形成されていない裏面からダイシングされるので、ベレットのパターン面への切削粉による汚染問題は解決され、またマウント段階では、シート上のベレットをマウントアームで吸上げ移動することなくシート上から

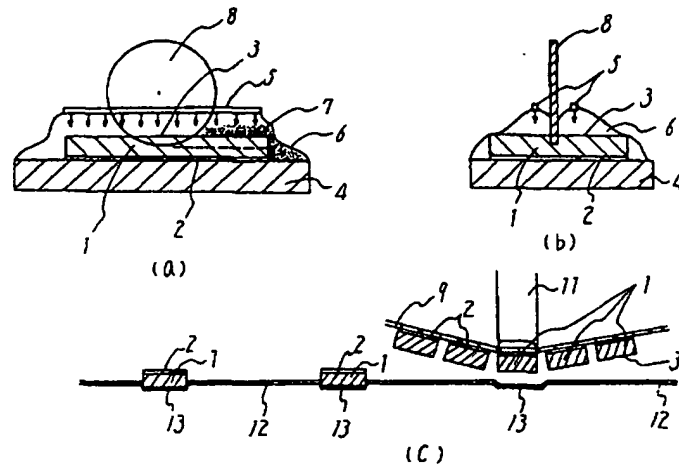
直接アイランド上に押出してパターン面を常に保護した状態で速やかにマウントすることができるので、作業時間を大幅に短縮すると共に製造・歩留りの改善に大きな効果をあげることができる。

図面の簡単な説明

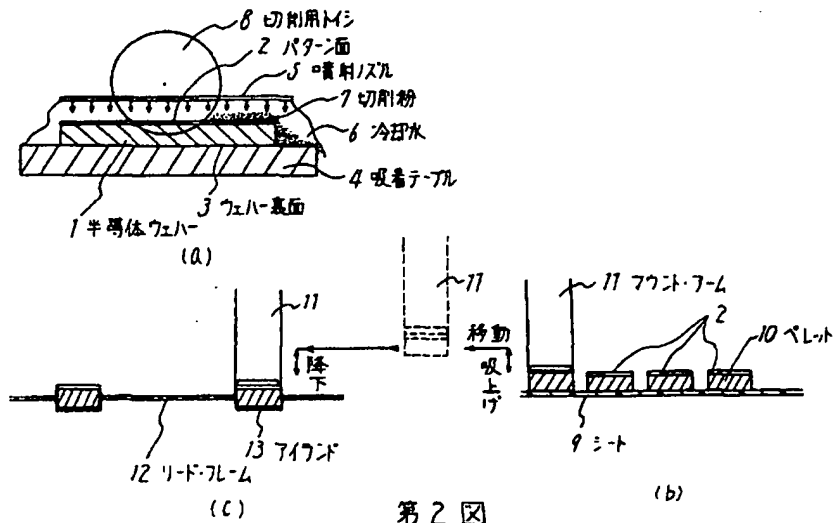
第1図(a)～(c)は本発明の一実施例を示す半導体ベレットの切出しからマウントまでの工程順序図、第2図(a)～(c)は従来の半導体ウェハをダイシングしリード・フレーム上にベレット・マウントするまでの工程順序図である。

1…半導体ウェハ、2…パターン面、3…ウェハ裏面、4…吸着テーブル、5…噴射ノズル、6…冷却水、7…切削粉、8…切削用トイシ、9…シート、10…ベレット、11…マウントアーム、12…リード・フレーム、13…アイランド。

代理人 弁理士 内 原 晋



第1図



第2図

Docket # MAS-FIN-207

Applic. #

Applicant: J. Högel et al.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101